17.1.2012

1. לגבי הסיגנל pixels\_req שיוצא מה- vesa\_gen\_cntrl: כרגע נראה כך:

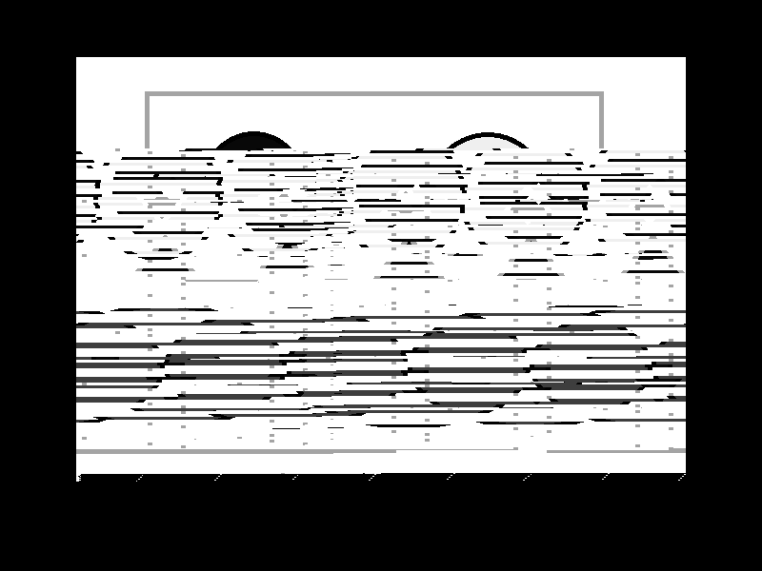
pixels\_req <= conv\_std\_logic\_vector((hor\_active\_pixels\_g - conv\_integer(left\_frame)) \* req\_lines\_g, integer(ceil(log(real(hor\_active\_pixels\_g \* req\_lines\_g)) / log(2.0((((;

זה זהה למה שקיים אצל בארי בSVN, אבל קיים אצלנו קובץ אחר (כנראה שונה ע"י בארי שוב) שבו יש תוספת של right frame:

pixels\_req <= conv\_std\_logic\_vector((hor\_active\_pixels\_g - conv\_integer(left\_frame) - conv\_integer(right\_frame)) \* req\_lines\_g, integer(ceil(log(real(hor\_active\_pixels\_g \* req\_lines\_g)) / log(2.0((((;

1. לגבי תיעוד סימולציות בSVN- הכוונה להעלות את קבצי הסימולציות wvf?
2. במסמך פרויקט – האם יש צורך לתאר את תפקודם של הרכיבים של המערכת של בארי?
3. ניסינו להריץ שוב סימולציה עם תמונת כניסה ברזולוציה 480\*640. התוצאה שהתקבלה- נראה שהרבע העליון של התמונה מתקבל היטב, השאר מקבל מעין OFFSET (לא תמיד אחיד).

להלן דוגמא:





ניסינו להבין איפה הבעיה ולא הצלחנו, נזדקק כאן לעזרה. ניסינו להביט גם ב-WAVE ולא הצלחנו להבין מה לא בסדר.

אורי ורן